

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-28879

(43) 公開日 平成7年(1995)1月31日

(51) Int.Cl.<sup>8</sup>

識別記号

庁内整理番号

F I

技術表示箇所

G 0 6 F 17/50  
11/25

7623-5L

G 0 6 F 15/ 60  
11/ 26

3 6 0 D  
3 1 0

審査請求 未請求 請求項の数2 O L (全 7 頁)

(21) 出願番号

特願平5-173459

(22) 出願日

平成5年(1993)7月13日

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(71) 出願人 391024515

三菱電機セミコンダクタソフトウェア株式会社

兵庫県伊丹市中央3丁目1番17号

(72) 発明者 谷 隆浩

伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹製作所内

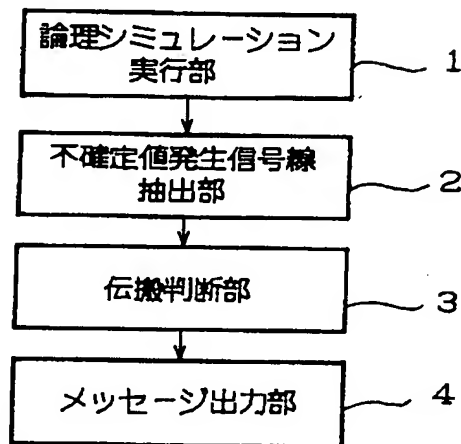
(74) 代理人 弁理士 田澤 博昭 (外1名)

(54) 【発明の名称】 論理シミュレーションシステム

(57) 【要約】

【目的】 次段ゲートの出力信号値がその影響を受ける場合にのみエラーメッセージを出力するようにし、回路の異常動作検出の信頼性を向上する。

【構成】 論理回路内の信号線が回路動作によって、不確定信号値状態が発生している信号線を抽出する不確定値発生信号線抽出部2と、次段ゲートが前記不確定信号値をその出力端子に伝搬する状態であるか否かを次段ゲートのタイプ別に判断する伝搬判断部3とを設け、該判断にもとづき、メッセージ出力部4により前記次段ゲートが前記不確定信号値をその出力端子に伝搬する状態である時、回路の動作によって発生した不確定信号値が伝搬し、貫流電流が流れる可能性があるとして、警告メッセージを出力させる。



## 【特許請求の範囲】

【請求項 1】 計算機上に論理回路と等価な論理回路モデルとして回路接続データを構築し、前記論理回路の外部から与えられる入力印加信号刺激をもとに論理シミュレーションを実施することにより前記論理回路設計を検証する論理シミュレーションシステムにおいて、前記回路接続データに対して論理シミュレーションを実行する論理シミュレーション実行部と、前記論理シミュレーションの実行中に、前記論理回路内の信号線が回路動作によって不確定信号値状態が発生している信号線を抽出する不確定値発生信号線抽出部と、前記不確定信号値が発生したシミュレーション時刻における次段ゲートの入力信号値を抽出して、該次段ゲートが前記不確定信号値をその出力端子に伝搬する状態であるか否かを次段ゲートのタイプ別に判断する伝搬判断部と、前記判断の結果、前記次段ゲートが前記不確定信号値をその出力端子に伝搬する状態である時、回路の動作によって発生した不確定信号値が伝搬し、貫通電流が流れる可能性があるとして、警告メッセージを出力するメッセージ出力部とを備えたことを特徴とする論理シミュレーションシステム。

【請求項 2】 計算機上に論理回路と等価な論理回路モデルとして回路接続データを構築し、前記論理回路の外部から与えられる入力印加信号刺激をもとに論理シミュレーションを実施することにより前記論理回路設計を検証する論理シミュレーションシステムにおいて、前記回路接続データに対して論理シミュレーションを実行する論理シミュレーション実行部と、前記論理シミュレーションの実行中に、前記論理回路内の信号線が回路動作によって異常スパイク状態が発生している信号線を抽出するスパイク発生信号線抽出部と、前記スパイク信号が発生したシミュレーション時刻における次段ゲートの入力信号値を抽出して、該次段ゲートが前記スパイク信号をその出力端子に伝搬する状態であるか否かを次段ゲートのタイプ別に判断する伝搬判断部と、前記判断の結果、前記次段ゲートが前記不確定信号値をその出力端子に伝搬する状態である時、回路の動作によって発生したスパイク信号が伝搬し、レーシング等の異常動作を起こす可能性があるとして、警告メッセージを出力するメッセージ出力部と、を備えたことを特徴とする論理シミュレーションシステム。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 この発明は、デジタル論理回路の回路動作特性を検証する論理シミュレーションシステムに関するものである。

## 【0002】

【従来の技術】 図 7 は従来の論理シミュレーションシステムを示すブロック図であり、図において、1 は回路接続データに対して論理シミュレーションを実行する論理シミュレーション実行部である。また、2 は論理シミュ

2

レーション実行中に、論理回路内の信号線が回路動作によって、一定期間以上フローティング状態になる場合や、信号値衝突を起こす場合に、不確定信号値状態が発生している信号線として、これを抽出する不確定値発生信号線抽出部である。さらに、4 は回路の動作によって発生した不確定信号値が伝搬し、貫通電流が流れる可能性があるとして、警告メッセージを出力するメッセージ出力部である。

【0003】 また、図 2 は検証対象となる論理回路の一部分の例を表す回路モデルであり、同図において、5 は CMOS トランジスタ、6 は CMOS トランジスタ 5 の NMOS 側のゲート端子に接続する入力信号線、7 は CMOS トランジスタ 5 の PMOS 側のゲート端子に接続する入力信号線である。さらに、8 は CMOS トランジスタ 5 のソース端子に接続する入力信号線、9 は 2 入力 NAND ゲート、10 は CMOS トランジスタ 5 のドレイン端子及び 2 入力 NAND ゲート 9 の入力端子間に接続された信号線、11 は 2 入力 NAND ゲート 9 の入力端子に接続するもう一方の信号線、12 は 2 入力 NAND ゲート 9 の出力端子に接続する信号線である。

【0004】 次に動作について説明する。まず、論理シミュレーション実行部 1 は回路接続データに対して、入力印加信号をもとに論理シミュレーションを実行し、次に、不確定値発生信号線抽出部 2 は上記論理シミュレーションの実行中、逐次、論理回路内の信号線上の信号値を観測し、該信号線が回路動作によって、一定期間以上フローティング状態になる場合の信号線を抽出する。すなわち、図 2 の例では、CMOS トランジスタ 5 がターンオフし、一定期間以上フローティング状態が続き、信号線 10 上の電荷が基盤等にリークして、電圧レベルが不安定になる場合には、不確定信号値状態が発生している信号線として、これを抽出する。

【0005】 次に、メッセージ出力部 4 は、回路の動作によって発生した不確定信号値が伝搬し、貫通電流が流れる可能性があるとして、警告メッセージを CRT 画面やエラーリストに出力する。

## 【0006】

【発明が解決しようとする課題】 従来の論理シミュレーションシステムは以上のように構成されているので、信号線 10 が一定期間以上フローティング状態になる場合に、その信号線 10 の電圧レベルが不確定な信号値になるとして一律にエラーメッセージを出力していたため、実際には、次段ゲートがその不確定値を伝搬しない状態、即ち、次段ゲートの出力信号値が不確定値と無関係に確定している状態であっても、疑似エラーメッセージを出力してしまい、不要なエラー出力により正しい（真の）エラー個所の解析が困難になり、信頼性が低くなるなどの問題点があった。

【0007】 請求項 1 の発明は上記のような問題点を解消するためになされたもので、不確定信号値が発生した

信号線によって、次段ゲートの出力信号値がその影響を受ける場合のみエラーメッセージを出力することで、不確定値の伝搬及びそれに伴う貫通電流の発生などの回路の異常動作検出の信頼性を向上させるとともに、大規模回路に対する論理シミュレーションの信頼性の向上および処理の高速化を図ることができる論理シミュレーションシステムを得ることを目的とする。

【0008】請求項2の発明は、異常スパイク状態が発生している信号線を抽出し、次段ゲートの出力信号がその影響を受ける場合のみ、メッセージ出力部からエラーメッセージを出力させ、検出の信頼性を向上できる論理シミュレーションシステムを得ることを目的とする。

【0009】

【課題を解決するための手段】請求項1の発明に係る論理シミュレーションシステムは、回路接続データに対して論理シミュレーションを実行する論理シミュレーション実行部と、前記論理シミュレーションの実行中に、論理回路内の信号線が回路動作によって不確定信号値状態が発生している信号線を抽出する不確定値発生信号線抽出部と、前記不確定信号値が発生したシミュレーション時刻における次段ゲートの入力信号値を抽出して、該次段ゲートが前記不確定信号値をその出力端子に伝搬する状態であるか否かを次段ゲートのタイプ別に判断する伝搬判断部と、前記判断の結果、前記次段ゲートが前記不確定信号値をその出力端子に伝搬する状態である時、メッセージ出力部に、回路の動作によって発生した不確定信号値が伝搬し、貫通電流が流れる可能性があるとして、警告メッセージを出力させるようにしたものである。

【0010】請求項2の発明に係る論理シミュレーションシステムは、回路接続データに対して論理シミュレーションを実行する論理シミュレーション実行部と、前記論理シミュレーションの実行中に、前記論理回路内の信号線が回路動作によって、異常スパイク状態が発生している信号線を抽出するスパイク発生信号線抽出部と、前記スパイク信号が発生したシミュレーション時刻における次段ゲートの入力信号値を抽出して、該次段ゲートが前記スパイク信号をその出力端子に伝搬する状態であるか否かを次段ゲートのタイプ別に判断する伝搬判断部と、前記判断の結果、前記次段ゲートが前記不確定信号値をその出力端子に伝搬する状態である時、メッセージ出力部に、回路の動作によって発生したスパイク信号が伝搬し、レーシング等の異常動作を起こす可能性があるとして、警告メッセージを出力させるようにしたものである。

【0011】

【作用】請求項1の発明における論理シミュレーションシステムは、不確定値発生信号線抽出部により、論理シミュレーションの実行中、論理回路内の信号線が回路動作によって、一定期間以上フローティング状態になる場

合や信号値衝突を起こす場合に不確定信号値状態が発生している信号線として、これを抽出し、次に、伝搬判断部により、前記不確定信号値が発生したシミュレーション時刻における次段ゲートの入力信号値を抽出して、該次段ゲートが該不確定信号値をその出力端子に伝搬する状態であるか否かを次段ゲートのタイプ別に判断させて、メッセージ出力部に、前記判断にもとづき、前記次段ゲートが前記不確定信号値をその出力端子に伝搬する状態である時、回路の動作によって発生した不確定信号値が伝搬し、貫通電流が流れる可能性があるとして、警告メッセージを出力させる。

【0012】請求項2の発明における論理シミュレーションシステムは、スパイク発生信号線抽出部により、論理シミュレーションの実行中に、論理回路内の信号線が回路動作によって、一定期間以下のスパイク信号状態になる場合に異常スパイク状態が発生している信号線として、これを抽出し、次に、伝搬判断部により、前記スパイク信号が発生したシミュレーション時刻における次段ゲートの入力信号値を抽出して、該次段ゲートが上記スパイク信号をその出力端子に伝搬する状態であるか否かを次段ゲートのタイプ別に判断させて、メッセージ出力部に、前記判断にもとづき、前記次段ゲートが前記不確定信号値をその出力端子に伝搬する状態である時、回路の動作によって発生したスパイク信号が伝搬し、レーシング等の異常動作を起こす可能性があるとして、警告メッセージを出力させる。

【0013】

【実施例】

実施例1. 以下、請求項1の発明の一実施例を図について説明する。図1において、1は回路接続データに対して論理シミュレーションを実行する論理シミュレーション実行部である。また、2は論理シミュレーションの実行中において、論理回路内の信号線が回路動作によって、一定期間以上フローティング状態になる場合や信号値衝突を起こす場合に、不確定信号値状態が発生している信号線として、これを抽出する不確定値発生信号線抽出部である。さらに、3は前記不確定信号状態が発生したシミュレーション時刻における次段ゲートの入力信号値を抽出して、該次段ゲートが不確定信号値をその出力端子に伝搬する状態であるか否かを、次段ゲートのタイプ別に判断する伝搬判断部である。また、4はその判断において、前記次段ゲートが不確定信号値をその出力端子に伝搬する状態である時、回路の動作によって発生した不確定信号値が伝搬し、貫通電流が流れる可能性があるとして、警告メッセージを出力するメッセージ出力部である。

【0014】次に動作について説明する。なお、従来技術同様図2の検証対象となる論理回路の一部分の例を表す回路モデルを用いて説明する。まず、論理シミュレーション実行部1が前記回路接続データに対して、入力印

加信号刺激をもとに論理シミュレーションを実行し、次に、不確定値発生信号線抽出部 2 はその論理シミュレーションの実行中、逐次論理回路内の信号線上の信号値を観測し、該信号線が回路動作によって、一定期間以上フローティング状態になる場合の信号線を抽出する。すなわち、図 2 の例では、CMOS トランジスタ 5 がターンオフし、一定期間以上フローティング状態が続き、信号線 10 上の電荷が基盤等にリークして、電圧レベルが不安定になる場合には、不確定信号値状態が発生している信号線として、これを抽出する。

【0015】次に、伝搬判断部 3 は前記不確定信号値が発生したシミュレーション時刻における次段ゲートである、例えば 2 入力 NAND ゲート 9 の入力信号値（信号線 11 上の信号値）を抽出して、上記次段ゲートが該不確定信号値をその出力端子（信号線 12）に伝搬する状態であるか否かを、次段ゲートのタイプ別に、図 3 の表図に従って判断する。

【0016】続いて、メッセージ出力部 4 は前記判断の結果、前記次段ゲートが不確定信号値をその出力端子に伝搬する状態である時、つまり、信号線 11 上の信号値が論理値 1 である場合には、回路の動作によって発生した不確定信号値が伝搬し、貫通電流が流れる可能性があるとして、警告メッセージを CRT 画面やエラーリストに出力する。

【0017】実施例 2. 図 4 は請求項 2 の発明の一実施例を示すブロック図であり、図において、1 は回路接続データに対して論理シミュレーションを実行する論理シミュレーション実行部である。また 13 は論理シミュレーション実行中に、論理回路内の信号線が回路動作によって、スパイク信号値状態が発生している信号線として、これを抽出するスパイク発生信号線抽出部である。さらに、3 は前記スパイク信号状態が発生したシミュレーション時刻における次段ゲートの入力信号値を抽出して、該次段ゲートが該スパイク信号値をその出力端子に伝搬する状態であるか否かを次段ゲートのタイプ別に判断する伝搬判断部である。また、4 はその判断において、次段ゲートが前記スパイク信号値をその出力端子に伝搬する状態である時、回路の動作によって発生したスパイク信号値が伝搬し、レーシング等誤動作する可能性があるとして、警告メッセージを出力するメッセージ出力部である。

【0018】図 5 は検証対象となる論理回路の一部分の例を表す回路モデルであり、同図において、14 は 2 入力 NOR ゲート、15、16 は 2 入力 NOR ゲート 14 の入力端子への入力波形、17 は入力波形 15、16 とのハザード発生時間である。また、18 は 2 入力 NOR ゲート 14 の出力端子及び NAND ゲートの入力端子に接続された信号線、19 は 2 入力 NAND ゲート、20 は 2 入力 NAND ゲート 19 の入力端子に接続されたもう一方の信号線、21 は 2 入力 NAND ゲート 19 の出

力信号線である。

【0019】次に動作について説明する。まず、論理シミュレーション実行部 1 が回路接続データに対して、入力印加信号刺激をもとに論理シミュレーションを実行し、次に、スパイク発生信号線抽出部 13 は論理シミュレーション実行中、逐次論理回路内の信号線上の信号値を観測し、該信号線が回路動作、すなわち、図 5 におけるハザード発生時間 17 によって、信号線 18 上に発生する一定時間以下のスパイク信号を抽出する。

10 【0020】次に、伝搬判断部 3 はそのスパイク信号値が発生したシミュレーション時刻における例えば 2 入力 NAND ゲート 19 の入力信号値、すなわち、信号線 20 上の信号値を抽出して、該次段ゲートが該スパイク信号値をその出力端子に伝搬する状態であるか否かを、次段ゲートのタイプ別に、図 6 の表図に従って判断する。

【0021】次に、メッセージ出力部 4 はこの判断において、次段ゲートが前記スパイク信号値をその出力端子に伝搬する状態である時、つまり、信号線 20 上の信号値が論理値 1 である場合には、回路の動作によって発生したスパイク信号値が伝搬し、貫通電流が流れる可能性があるとして、警告メッセージを CRT 画面やエラーリストに出力する。

【0022】

【発明の効果】以上のように、請求項 1 の発明によれば、不確定信号値が発生した信号線によって、次段ゲートの出力信号値がその影響を受ける場合にのみエラーメッセージを出力するように構成したので、不確定値の伝搬及びそれに伴う貫通電流の発生などの回路の異常動作検出の信頼性を向上できるものが得られる効果がある。

30 【0023】請求項 2 の発明によれば、スパイク信号が発生した信号線によって、次段ゲートの出力信号値がその影響を受ける場合にのみエラーメッセージを出力するように構成したので、回路の異常動作であるスパイク信号の伝搬及び、それに伴うレーシングの発生、検出の信頼性を向上できるものが得られる効果がある。

【図面の簡単な説明】

【図 1】請求項 1 の発明の一実施例による論理シミュレーションシステムを示すブロック図である。

40 【図 2】請求項 1 の発明および従来における検証対象となる論理回路の一部を示す回路図である。

【図 3】請求項 1 の発明における次段ゲートのタイプ別不確定値伝搬条件を示す表図である。

【図 4】請求項 2 の発明の一実施例による論理シミュレーションシステムを示すブロック図である。

【図 5】請求項 2 の発明における検証対象となる論理回路の一部を示す回路図である。

【図 6】請求項 2 の発明における次段ゲートのタイプ別スパイク伝搬条件を示す表図である。

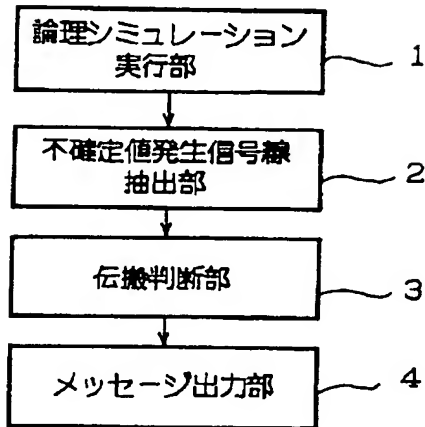
50 【図 7】従来の論理シミュレーションシステムを示すブロック図である。

## 【符号の説明】

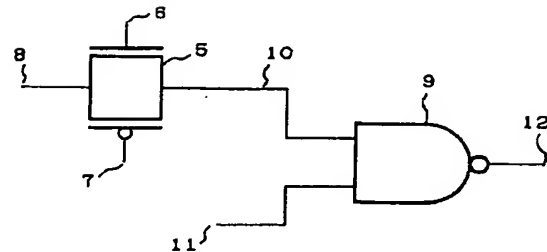
- 1 論理シミュレーション実行部  
2 不確定値発生信号線抽出部

- 3 伝搬判断部  
4 メッセージ出力部  
13 スパイク発生信号線抽出部

【図1】



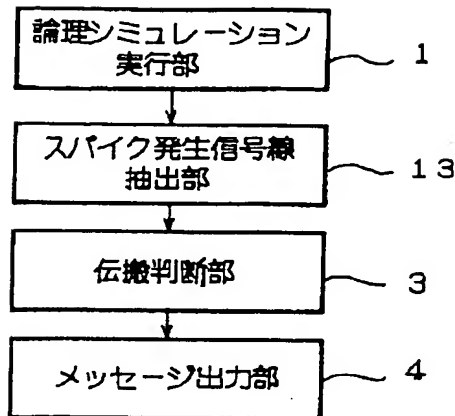
【図2】



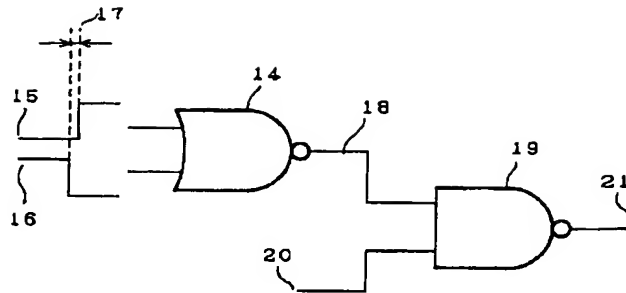
【図3】

動作タイプ	不確定値伝搬条件
論理否定ゲート (NOT)	常に伝搬する。
論理積系ゲート (AND, NAND)	不確定値が入力されている入力端子以外の入力端子の内、少なくとも一つに論理値0が入力されている場合、不確定値は伝搬しない。
論理和系ゲート (OR, NOR)	不確定値が入力されている入力端子以外の入力端子の内、少なくとも一つに論理値1が入力されている場合、不確定値は伝搬しない。
排他論理系ゲート (EXOR, EXNOR)	常に伝搬する。
スイッチ系ゲート (NMOS, PMOS, CMOS)	不確定値がコントロール(ゲート)端子に入力されており、その時点でソース端子の論理値とドレイン端子の論理値が等しい場合、不確定値は伝搬しない。 また、不確定値がソース端子に入力されており、その時点でコントロール端子にスイッチをOFFさせる論理値(NMOSなら0、PMOSなら1)が入力されている場合、不確定値は伝搬しない。

【図4】



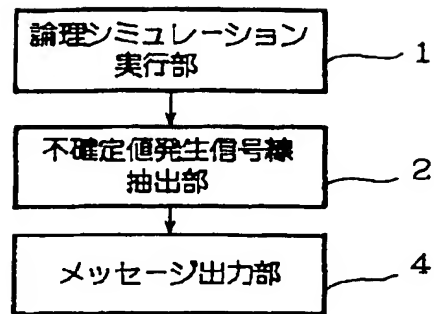
【図5】



【図6】

動作タイプ	スパイク伝搬条件
論理否定ゲート (NOT)	常に伝搬する。
論理積系ゲート (AND, NAND)	スパイクが入力されている入力端子以外の入力端子の内、少なくとも一つに論理値0が入力されている場合、スパイク値は伝搬しない。
論理和系ゲート (OR, NOR)	スパイクが入力されている入力端子以外の入力端子の内、少なくとも一つに論理値1が入力されている場合、スパイク値は伝搬しない。
排他論理系ゲート (EXOR, EXNOR)	常に伝搬する。
スイッチ系ゲート (NMOS, PMOS, CMOS)	スパイクがコントロール(ゲート)端子に入力されており、その時点でソース端子の論理値とドレイン端子の論理値が等しい場合、スパイクは伝搬しない。 また、スパイクがソース端子に入力されており、その時点でコントロール端子にスイッチをOFFさせる論理値(NMOSなら0、PMOSなら1)が入力されている場合、スパイク値は伝搬しない。

【図 7】



【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】平成13年2月9日（2001. 2. 9）

【公開番号】特開平7-28879

【公開日】平成7年1月31日（1995. 1. 31）

【年通号数】公開特許公報7-289

【出願番号】特願平5-173459

【国際特許分類第7版】

G06F 17/50

11/25

【F I】

G06F 15/60 360 D

11/26 310

【手続補正書】

【提出日】平成11年9月16日（1999. 9. 16）

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正内容】

【書類名】 明細書

【発明の名称】論理シミュレーションシステム及び論理シミュレーション方法

【特許請求の範囲】

【請求項1】 計算機上に論理回路と等価な論理回路モデルとして回路接続データを構築し、前記論理回路の外部から与えられる入力印加信号刺激をもとに論理シミュレーションを実施することにより前記論理回路設計を検証する論理シミュレーションシステムにおいて、前記回路接続データに対して論理シミュレーションを実行する論理シミュレーション実行部と、前記論理シミュレーションの実行中に、前記論理回路内の信号線が回路動作によって不確定信号値状態が発生している信号線を抽出する不確定値発生信号線抽出部と、前記不確定信号値が発生したシミュレーション時刻における次段ゲートの入力信号値を抽出して、該次段ゲートが前記不確定信号値をその出力端子に伝搬する状態であるか否かを次段ゲートのタイプ別に判断する伝搬判断部と、前記判断の結果、前記次段ゲートが前記不確定信号値をその出力端子に伝搬する状態である時、回路の動作によって発生した不確定信号値が伝搬し、貫通電流が流れる可能性があるとして、警告メッセージを出力するメッセージ出力部とを備えたことを特徴とする論理シミュレーションシステム。

【請求項2】 計算機上に論理回路と等価な論理回路モデルとして回路接続データを構築し、前記論理回路の外部から与えられる入力印加信号刺激をもとに論理シミュレーションを実施することにより前記論理回路設計を検

証する論理シミュレーション方法において、前記回路接続データに対して論理シミュレーションを実行する論理シミュレーション実行ステップと、前記論理シミュレーションの実行中に、前記論理回路内の信号線が回路動作によって不確定信号値状態が発生している信号線を抽出する不確定値発生信号線抽出ステップと、前記不確定信号値が発生したシミュレーション時刻における次段ゲートの入力信号値を抽出して、該次段ゲートが前記不確定信号値をその出力端子に伝搬する状態であるか否かを次段ゲートのタイプ別に判断する伝搬判断ステップと、前記判断の結果、前記次段ゲートが前記不確定信号値をその出力端子に伝搬する状態である時、回路の動作によって発生した不確定信号値が伝搬し、貫通電流が流れる可能性があるとして、警告メッセージを出力するメッセージ出力ステップとを備えたことを特徴とする論理シミュレーション方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、デジタル論理回路の回路動作特性を検証する論理シミュレーションシステム及び論理シミュレーション方法に関するものである。

【0002】

【従来の技術】 図7は従来の論理シミュレーションシステムを示すブロック図であり、図において、1は回路接続データに対して論理シミュレーションを実行する論理シミュレーション実行部である。また、2は論理シミュレーション実行中に、論理回路内の信号線が回路動作によって、一定期間以上フローティング状態になる場合や、信号値衝突を起こす場合に、不確定信号値状態が発生している信号線として、これを抽出する不確定値発生信号線抽出部である。さらに、4は回路の動作によって発生した不確定信号値が伝搬し、貫通電流が流れる可能性があるとして、警告メッセージを出力するメッセージ出力部である。



【0003】また、図2は検証対象となる論理回路の一部分の例を表す回路モデルであり、同図において、5はCMOSトランジスタ、6はCMOSトランジスタ5のNMOS側のゲート端子に接続する入力信号線、7はCMOSトランジスタ5のPMOS側のゲート端子に接続する入力信号線である。さらに、8はCMOSトランジスタ5のソース端子に接続する入力信号線、9は2入力NANDゲート、10はCMOSトランジスタ5のドレイン端子及び2入力NANDゲート9の入力端子間に接続された信号線、11は2入力NANDゲート9の入力端子に接続するもう一方の信号線、12は2入力NANDゲート9の出力端子に接続する信号線である。

【0004】次に動作について説明する。まず、論理シミュレーション実行部1は回路接続データに対して、入力印加信号をもとに論理シミュレーションを実行し、次に、不確定値発生信号線抽出部2は上記論理シミュレーションの実行中、逐次、論理回路内の信号線上の信号値を観測し、該信号線が回路動作によって、一定期間以上フローティング状態になる場合の信号線を抽出する。すなわち、図2の例では、CMOSトランジスタ5がターンオフし、一定期間以上フローティング状態が続き、信号線10上の電荷が基盤等にリークして、電圧レベルが不安定になる場合には、不確定信号値状態が発生している信号線として、これを抽出する。

【0005】次に、メッセージ出力部4は、回路の動作によって発生した不確定信号値が伝搬し、貫通電流が流れる可能性があるとして、警告メッセージをCRT画面やエラーリストに出力する。

【0006】

【発明が解決しようとする課題】従来の論理シミュレーションシステムは以上のように構成されているので、信号線10が一定期間以上フローティング状態になる場合に、その信号線10の電圧レベルが不確定な信号値になるとして一律にエラーメッセージを出力していたため、実際には、次段ゲートがその不確定値を伝搬しない状態、即ち、次段ゲートの出力信号値が不確定値と無関係に確定している状態であっても、疑似エラーメッセージを出力してしまい、不要なエラー出力により正しい（真の）エラー個所の解析が困難になり、信頼性が低くなるなどの問題点があった。

【0007】請求項1の発明は上記のような問題点を解消するためになされたもので、不確定信号値が発生した信号線によって、次段ゲートの出力信号値がその影響を受ける場合にのみエラーメッセージを出力することで、不確定値の伝搬及びそれに伴う貫通電流の発生などの回路の異常動作検出の信頼性を向上させるとともに、大規模回路に対する論理シミュレーションの信頼性の向上および処理の高速化を図ることができる論理シミュレーションシステムを得ることを目的とする。

【0008】請求項2の発明は、不確定信号値が発生し

た信号線によって、次段ゲートの出力信号値がその影響を受ける場合にのみエラーメッセージを出力することで、不確定値の伝搬及びそれに伴う貫通電流の発生などの回路の異常動作検出の信頼性を向上させるとともに、大規模回路に対する論理シミュレーションの信頼性の向上および処理の高速化を図ることができる論理シミュレーション方法を得ることを目的とする。

【0009】

【課題を解決するための手段】請求項1の発明に係る論理シミュレーションシステムは、回路接続データに対して論理シミュレーションを実行する論理シミュレーション実行部と、前記論理シミュレーションの実行中に、論理回路内の信号線が回路動作によって不確定信号値状態が発生している信号線を抽出する不確定値発生信号線抽出部と、前記不確定信号値が発生したシミュレーション時刻における次段ゲートの入力信号値を抽出して、該次段ゲートが前記不確定信号値をその出力端子に伝搬する状態であるか否かを次段ゲートのタイプ別に判断する伝搬判断部と、前記判断の結果、前記次段ゲートが前記不確定信号値をその出力端子に伝搬する状態である時、メッセージ出力部に、回路の動作によって発生した不確定信号値が伝搬し、貫通電流が流れる可能性があるとして、警告メッセージを出力させるようにしたものである。

【0010】請求項2の発明に係る論理シミュレーション方法は、回路接続データに対して論理シミュレーションを実行する論理シミュレーション実行ステップと、前記論理シミュレーションの実行中に、論理回路内の信号線が回路動作によって不確定信号値状態が発生している信号線を抽出する不確定値発生信号線抽出ステップと、前記不確定信号値が発生したシミュレーション時刻における次段ゲートの入力信号値を抽出して、該次段ゲートが前記不確定信号値をその出力端子に伝搬する状態であるか否かを次段ゲートのタイプ別に判断する伝搬判断ステップと、前記判断の結果、前記次段ゲートが前記不確定信号値をその出力端子に伝搬する状態である時、回路の動作によって発生した不確定信号値が伝搬し貫通電流が流れる可能性があるとして、警告メッセージを出力するメッセージ出力ステップとを備えるものである。

【0011】

【作用】請求項1の発明における論理シミュレーションシステムは、不確定値発生信号線抽出部により、論理シミュレーションの実行中、論理回路内の信号線が回路動作によって、一定期間以上フローティング状態になる場合や信号値衝突を起こす場合に不確定信号値状態が発生している信号線として、これを抽出し、次に、伝搬判断部により、前記不確定信号値が発生したシミュレーション時刻における次段ゲートの入力信号値を抽出して、該次段ゲートが該不確定信号値をその出力端子に伝搬する状態であるか否かを次段ゲートのタイプ別に判断させ

て、メッセージ出力部に、前記判断にもとづき、前記次段ゲートが前記不確定信号値をその出力端子に伝搬する状態である時、回路の動作によって発生した不確定信号値が伝搬し、貫通電流が流れる可能性があるとして、警告メッセージを出力させる。

【0012】請求項2の発明における論理シミュレーション方法は、論理シミュレーション実行ステップにおける論理シミュレーションの実行中、不確定値発生信号線抽出ステップにて、論理回路内の信号線が回路動作によって一定期間以上フローティング状態になる場合や信号値衝突を起こす場合に不確定信号値状態が発生している信号線として、これを抽出し、次に、伝搬判断ステップにおいて、前記不確定信号値が発生したシミュレーション時刻における次段ゲートの入力信号値を抽出して、該次段ゲートが該不確定信号値をその出力端子に伝搬する状態であるか否かを次段ゲートのタイプ別に判断させ、メッセージ出力ステップにて、前記判断にもとづき、前記次段ゲートが前記不確定信号値をその出力端子に伝搬する状態である時、回路の動作によって発生した不確定信号値が伝搬し、貫通電流が流れる可能性があるとして、警告メッセージを出力する。

【0013】

【実施例】実施例1。

以下、請求項1及び請求項2の発明の一実施例を図について説明する。図1において、1は回路接続データに対して論理シミュレーションを実行する論理シミュレーション実行部である。また、2は論理シミュレーションの実行中において、論理回路内の信号線が回路動作によって、一定期間以上フローティング状態になる場合や信号値衝突を起こす場合に、不確定信号値状態が発生している信号線として、これを抽出する不確定値発生信号線抽出部である。さらに、3は前記不確定信号状態が発生したシミュレーション時刻における次段ゲートの入力信号値を抽出して、該次段ゲートが不確定信号値をその出力端子に伝搬する状態であるか否かを、次段ゲートのタイプ別に判断する伝搬判断部である。また、4はその判断において、前記次段ゲートが不確定信号値をその出力端子に伝搬する状態である時、回路の動作によって発生した不確定信号値が伝搬し、貫通電流が流れる可能性があるとして、警告メッセージを出力するメッセージ出力部である。

【0014】次に動作について説明する。なお、従来技術同様図2の検証対象となる論理回路の一部分の例を表す回路モデルを用いて説明する。まず、論理シミュレーション実行部1が前記回路接続データに対して、入力印加信号刺激をもとに論理シミュレーションを実行し（論理シミュレーション実行ステップ）、次に、不確定値発生信号線抽出部2はその論理シミュレーションの実行中、逐次論理回路内の信号線上の信号値を観測し、該信号線が回路動作によって、一定期間以上フローティング

状態になる場合の信号線を抽出する（不確定値発生信号線抽出ステップ）。すなわち、図2の例では、CMOSトランジスタ5がターンオフし、一定期間以上フローティング状態が続き、信号線10上の電荷が基盤等にリークして、電圧レベルが不安定になる場合には、不確定信号値状態が発生している信号線として、これを抽出する。

【0015】次に、伝搬判断部3は前記不確定信号値が発生したシミュレーション時刻における次段ゲートである、例えば2入力NANDゲート9の入力信号値（信号線11上の信号値）を抽出して、上記次段ゲートが該不確定信号値をその出力端子（信号線12）に伝搬する状態であるか否かを、次段ゲートのタイプ別に、図3の表図に従って判断する（伝搬判断ステップ）。

【0016】続いて、メッセージ出力部4は前記判断の結果、前記次段ゲートが不確定信号値をその出力端子に伝搬する状態である時、つまり、信号線11上の信号値が論理値1である場合には、回路の動作によって発生した不確定信号値が伝搬し、貫通電流が流れる可能性があるとして、警告メッセージをCRT画面やエラーリストに出力する（メッセージ出力ステップ）。

【0017】実施例2。

図4はこの発明の他の実施例を示すブロック図であり、図において、1は回路接続データに対して論理シミュレーションを実行する論理シミュレーション実行部である。また13は論理シミュレーション実行中に、論理回路内の信号線が回路動作によって、スパイク信号値状態が発生している信号線として、これを抽出するスパイク発生信号線抽出部である。さらに、3は前記スパイク信号状態が発生したシミュレーション時刻における次段ゲートの入力信号値を抽出して、該次段ゲートが該スパイク信号値をその出力端子に伝搬する状態であるか否かを次段ゲートのタイプ別に判断する伝搬判断部である。また、4はその判断において、次段ゲートが前記スパイク信号値をその出力端子に伝搬する状態である時、回路の動作によって発生したスパイク信号値が伝搬し、レーシング等誤動作する可能性があるとして、警告メッセージを出力するメッセージ出力部である。

【0018】図5は検証対象となる論理回路の一部分の例を表す回路モデルであり、同図において、14は2入力NORゲート、15、16は2入力NORゲート14の入力端子への入力波形、17は入力波形15、16とのハザード発生時間である。また、18は2入力NORゲート14の出力端子及びNANDゲートの入力端子に接続された信号線、19は2入力NANDゲート、20は2入力NANDゲート19の入力端子に接続されたもう一方の信号線、21は2入力NANDゲート19の出力信号線である。

【0019】次に動作について説明する。まず、論理シミュレーション実行部1が回路接続データに対して、入

力印加信号刺激をもとに論理シミュレーションを実行し  
(論理シミュレーション実行ステップ)、次に、スパイク発生信号線抽出部 1 3 は論理シミュレーション実行中、逐次論理回路内の信号線上の信号値を観測し、該信号線が回路動作、すなわち、図 5 におけるハザード発生時間 1 7 によって、信号線 1 8 上に発生する一定時間以下のスパイク信号を抽出する (不確定値発生信号線抽出ステップ)。

【0020】次に、伝搬判断部 3 はそのスパイク信号値が発生したシミュレーション時刻における例えば 2 入力 NAND ゲート 1 9 の入力信号値、すなわち、信号線 2 0 上の信号値を抽出して、該次段ゲートが該スパイク信号値をその出力端子に伝搬する状態であるか否かを、次段ゲートのタイプ別に、図 6 の表図に従って判断する (伝搬判断ステップ)。

【0021】次に、メッセージ出力部 4 はこの判断において、次段ゲートが前記スパイク信号値をその出力端子に伝搬する状態である時、つまり、信号線 2 0 上の信号値が論理値 1 である場合には、回路の動作によって発生したスパイク信号値が伝搬し、貫通電流が流れる可能性があるとして、警告メッセージを CRT 画面やエラーリストに出力する (メッセージ出力ステップ)。

【0022】

【発明の効果】以上のように、請求項 1 及び請求項 2 の発明によれば、不確定信号値が発生した信号線によって、次段ゲートの出力信号値がその影響を受ける場合のみエラーメッセージを出力するように構成したので、不確定値の伝搬及びそれに伴う貫通電流の発生などの回路の異常動作検出の信頼性を向上できるものが得られる

効果がある。

【0023】また、スパイク信号が発生した信号線によって、次段ゲートの出力信号値がその影響を受ける場合にのみエラーメッセージを出力するように構成したので、回路の異常動作であるスパイク信号の伝搬及び、それに伴うレーシングの発生、検出の信頼性を向上できるものが得られる効果がある。

【図面の簡単な説明】

【図 1】請求項 1 の発明の一実施例による論理シミュレーションシステムを示すブロック図である。

【図 2】この発明の実施例 1 および従来における検証対象となる論理回路の一部を示す回路図である。

【図 3】この発明の実施例 1 における次段ゲートのタイプ別不確定値伝搬条件を示す表図である。

【図 4】この発明の実施例 2 による論理シミュレーションシステムを示すブロック図である。

【図 5】この発明の実施例 2 における検証対象となる論理回路の一部を示す回路図である。

【図 6】この発明の実施例 2 における次段ゲートのタイプ別スパイク伝搬条件を示す表図である。

【図 7】従来の論理シミュレーションシステムを示すブロック図である。

【符号の説明】

- 1 論理シミュレーション実行部
- 2 不確定値発生信号線抽出部
- 3 伝搬判断部
- 4 メッセージ出力部
- 1 3 スパイク発生信号線抽出部